

AN6344

VTR シリンダサーボ制御回路／VTR Cylinder Servo Control Circuit

■ 概 要

AN6344 は、VTR のシリンダサーボ制御用の半導体集積回路です。

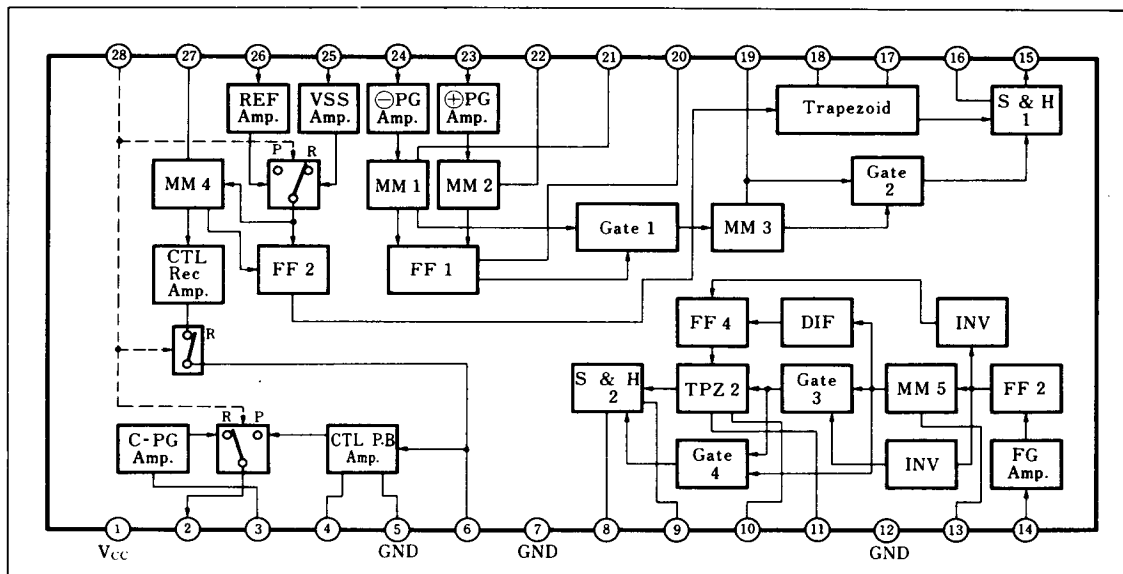
■ 特 徴

- AN6344 は、次の機能を有している。
 - 位相制御回路
 - 速度制御回路
 - コントロールパルス（CTL）記録再生増幅回路
 - キャプスタン PG 増幅回路
- サンプルホールド式速度制御
- 記録・再生切換えスイッチ内蔵
- 電源電圧 9 V および 12 V の使用可能

■ Features

- The functions consist of :
 - Phase control circuit
 - Speed control circuit
 - Control pass (CTL) recording playback amplifier circuit
 - Capstan PG amplifier circuit
- Sample hold system speed control
- Incorporating recording/playback switching circuit
- Supply voltage either 9 V or 12 V

■ ブロック図／Block Diagram



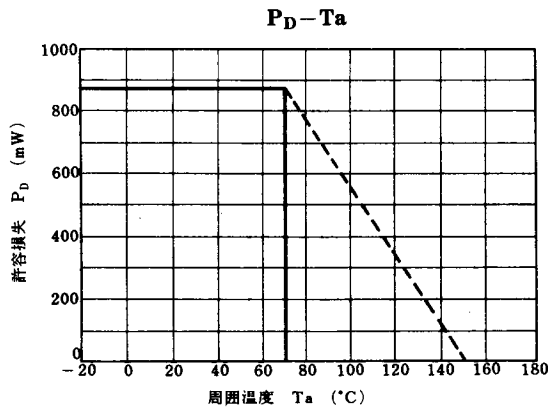
■ 絶対最大定格／Absolute Maximum Ratings (Ta=25℃)

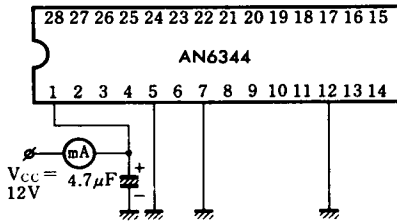
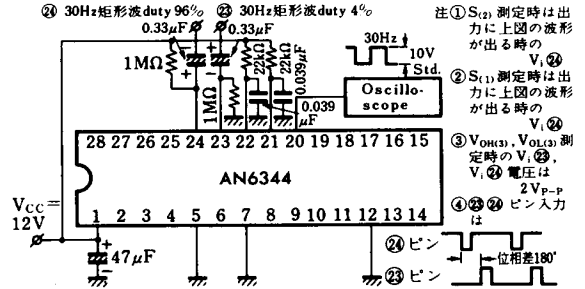
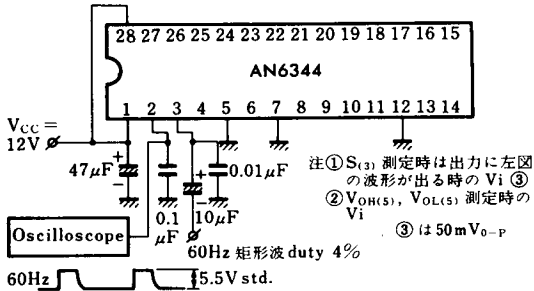
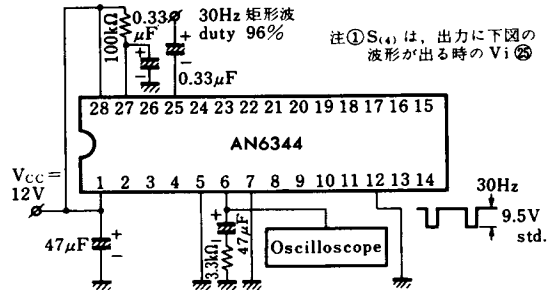
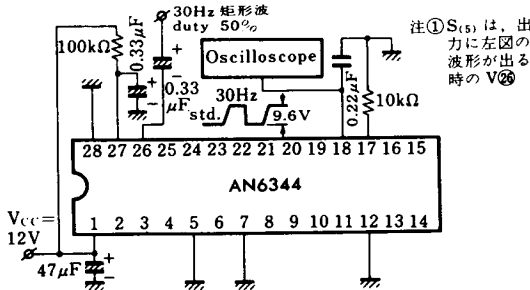
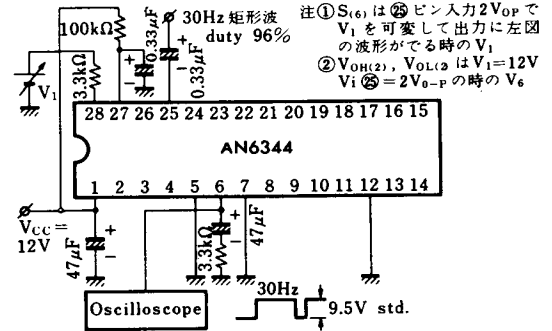
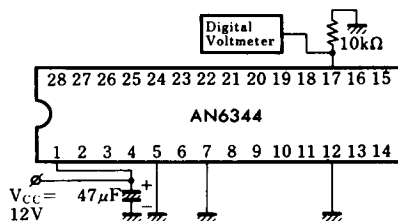
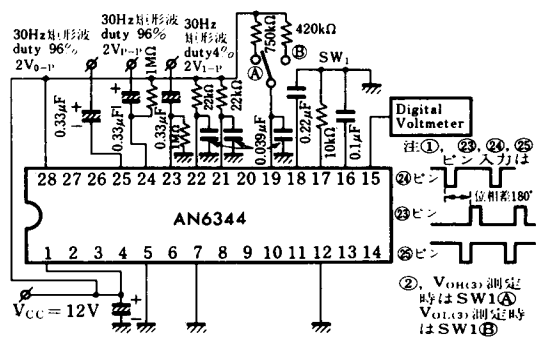
Item	Symbol	Rating	Unit
電源電圧	V _{I-7}	14.4	V
許容損失	P _D	880	mW
動作周囲温度	T _{opr}	-20～+70	℃
保存温度	T _{stg}	-40～+150	℃

■ 電気的特性／Electrical Characteristics (Ta=25℃)

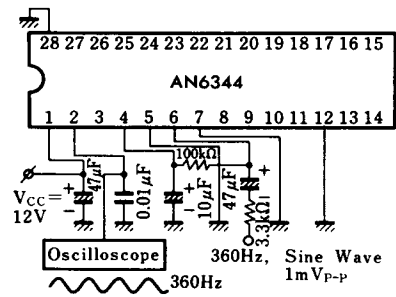
Item	Symbol	Test Circuit	Condition	min.	typ.	max.	Unit
回路電流	I _I	1	V _{I-7} =12V	33		65	mA
感 度	PG⊖ Amp. In	S(1)	V _{CC} =12V, 30Hz duty 96%	1			V _{O-P}
	PG⊕ Amp. In	S(2)	V _{CC} =12V, 30Hz duty 4%	1			V _{O-P}
	Cap PG Amp. In	S(3)	V _{CC} =12V	50			mV _{O-P}
	V _{SS} Amp. In	S(4)		2			V _{O-P}
	REF Amp. In	S(5)		3			V _{O-P}
	REC/P.B. Switch	S(6)		5			V
基準電圧 (位相台形波)	V _{REF(1)}	7		2.7		3.7	V
出力電圧ハイレベル(Head-SW)	V _{OH(1)}	2	V _{CC} =12V, V _{I24} =2V _{P-P} , 30Hz duty 4%	9			V
出力電圧ローレベル(Head-SW)	V _{OL(1)}	2	V _{I23} =2V _{P-P} , 30Hz duty 96%			600	mV
出力電圧ハイレベル(REC CTL Amp.)	V _{OH(2)}	6	V _{CC} =12V	8			V
出力電圧ローレベル(REC CTL Amp.)	V _{OL(2)}	6				1	V
出力電圧ハイレベル(S/H1)	V _{OH(3)}	8		9			V
出力電圧ローレベル(S/H1)	V _{OL(3)}	8				600	mV
電圧利得 (CTL Amp.)	G _V	9		62		70	dB
感 度 (FG Amp. In)	S(7)	10		100			mV _{P-P}
基準電圧 (速度系台形波)	V _{REF(2)}	11		2.7		3.7	V
出力電圧ハイレベル(S/H2)	V _{OH(4)}	12		10			V
出力電圧ローレベル(S/H2)	V _{OL(4)}	12				1.8	V
出力電圧ハイレベル(Cap PG)	V _{OH(5)}	3		4.4		6.6	V
出力電圧ローレベル(Cap PG)	V _{OL(5)}	3				600	mV

注) 動作電源電圧範囲 V_{CC(opr)}=8.8～13V

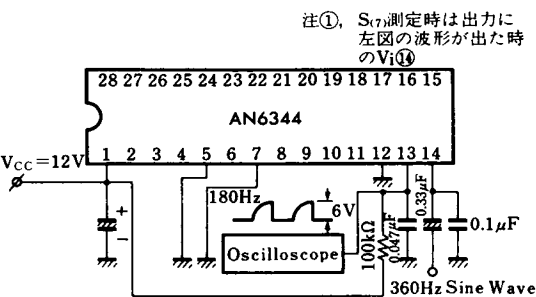


Test Circuit 1 (I_1)Test Circuit 2 ($S(1)$, $S(2)$, $V_{OH(1)}$, $V_{OL(1)}$)Test Circuit 3 ($S(3)$, $V_{OH(5)}$, $V_{OL(5)}$)Test Circuit 4 ($S(4)$)Test Circuit 5 ($S(5)$)Test Circuit 6 ($S(6)$, $V_{OH(2)}$, $V_{OL(2)}$)Test Circuit 7 ($V_{REF(1)}$)Test Circuit 8 ($V_{OH(3)}$, $V_{OL(3)}$)

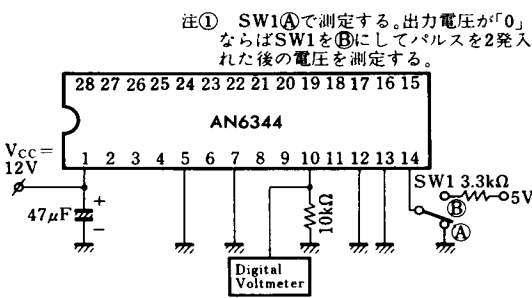
Test Circuit 9 (Gv)



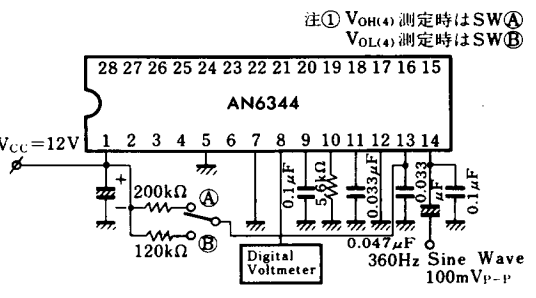
Test Circuit 10 (S₍₇₎)



Test Circuit 11 (V_{REF}(2))



Test Circuit 12 (V_{OH}(4), V_{OL}(4))



■ 端子名／Pin

Pin No.	端子名	Pin Name	Pin No.	端子名	Pin Name
1	電源電圧	V _{CC}	15	位相エラー出力	Phase Error Voltage
2	PG 出力	PG Output	16	サンプルホールド	S & H
3	キャプスタン PG 入力	Cap. PG Input	17	基準電圧	Reference Voltage
4	コントロールアンプ	CTL Amp.	18	台形波	Trapezoid
5	アース	GND	19	位相 MM	Phase Mono Multi.
6	コントロール出力, 入力	CTL Output or Input	20	ヘッドスイッチ	Head SW
7	アース	GND	21	PG MM	PG Mono Multi.
8	速度エラー出力	Speed Error Voltage	22	PG MM	PG Mono Multi.
9	サンプルホールド	S & H	23	PG 入力	PG Input
10	基準電圧	Reference Voltage	24	PG 入力	PG Input
11	台形波	Trapezoid	25	V _{SS} 入力	V _{SS} Input
12	アース	GND	26	V _{REF} 入力	V _{REF} Input
13	速度 MM	Speed Mono Multi.	27	1/2 MM	1/2 Mono Multi.
14	FG 入力	FG Input	28	記録, 再生切換え	Rec., P.B. Select

[illegible]