

3.4. Логические элементы

Создание электронных цифровых устройств на ИС малой и средней степени интеграции немыслимо без применения простейших логических элементов, которые служат исходными «кирпичиками» для синтеза узлов и блоков с заданными алгоритмами функционирования, согласования сигналов между ИС средней степени интеграции, объединения и размножения различных импульсных цепей и т. д.

В состав КМДП ИС входят простейшие логические элементы, реализующие логические функции И-НЕ (ИС типа ЛА), ИЛИ-НЕ (ИС типа ЛЕ), И (ИС типа ЛИ), НЕ (ИС типа ЛН), и комбинированные (ИС типа ЛП, ЛС). Этот набор обеспечивает реализацию электронных цифровых устройств с любым алгоритмом функционирования методами логического проектирования. Основные параметры ИС, содержащих логические элементы, приведены в табл. 3.2.

298

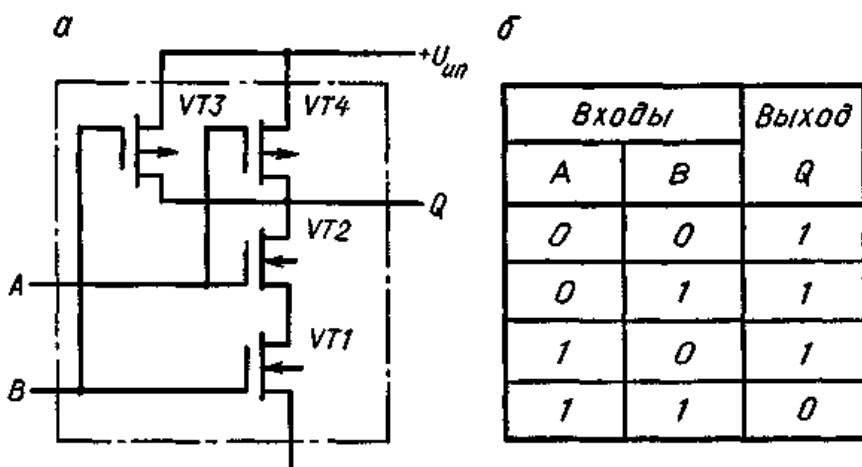


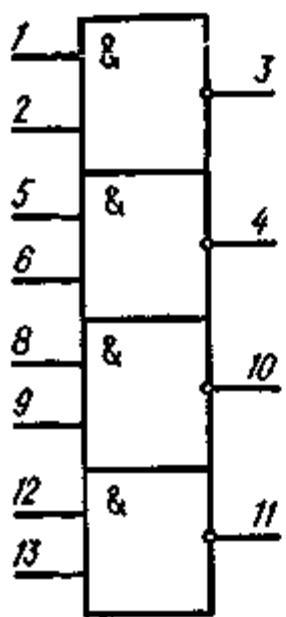
Рис. 3.12. Принцип реализации КМДП ИС типа ЛА:
а — двухвходовой элемент; б — таблица состояний схемы

Микросхемы типа ЛА7, ЛА8, ЛА9, ЛА10 выполняют логическую функцию m И-НЕ, где m — количество входов. Реализация этой логической функции обеспечивается последовательным соединением m МДП-транзисторов с каналом n -типа и параллельным соединением m МДП-транзисторов с каналом p -типа. На рис. 3.12, а приведена принципиальная электрическая схема логического элемента 2И-НЕ, являющегося составной частью (одним из каналов) ИС ЛА7, и таблица ее состояний (рис. 3.12, б), где 0 — низкий уровень, 1 — высокий уровень напряжения. Поскольку в ИС типа ЛА необходимо последовательное соединение МДП-транзисторов, выходные напряжения $U_{вых}^0$ и $U_{вых}^1$ в условиях номинальной нагрузки и наличия помех имеют несколько отличные значения от простейшего КМДП-инвертора на двух МДП-транзисторах. Эти отличия выражаются в более высоком уровне $U_{вых}^0$ и более низком уровне $U_{вых}^1$ (по сравнению с ИС, у которых на выходе используется простейший КМДП-инвертор). Для того чтобы при последовательном соединении m МДП-транзисторов напряжение $U_{вых}^0$ не превысило допустимого уровня (по условию обеспечения помехоустойчивости), ширина каналов последовательно соединенных МДП-транзисторов увеличена в m раз. (МДП-транзисторы с большей шириной канала имеют более высокую крутизну характеристики и обеспечивают меньшее сопротивление открытого канала).

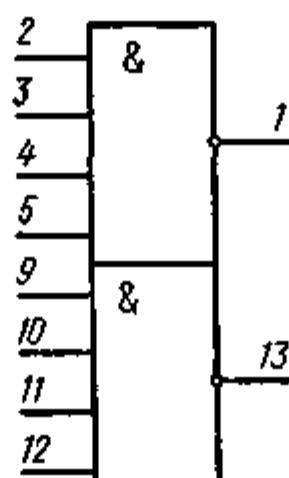
Каждый из корпусов ИС типа ЛА содержит от 2 до 4 логических элементов m И-НЕ. Количество элементов в корпусе определяется количеством входов и выходов всех элементов и ограничивается количеством выводов корпуса.

Цоколевка микросхем типа ЛА и их условное обозначение изображены на рис. 3.13...3.16.

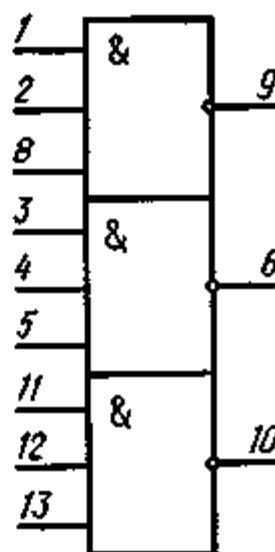
Микросхема типа 564ЛА10 имеет особенность, состоящую в том, что на ее выходе включен не КМДП-инвертор, а МДП-



7-общий ; 14- $+U_{up}$;
561ЛА7, К561ЛА7,
564ЛА7, Н564ЛА7



7-общий
14- $+U_{up}$
561ЛА8
К561ЛА8
564ЛА8
Н564ЛА8

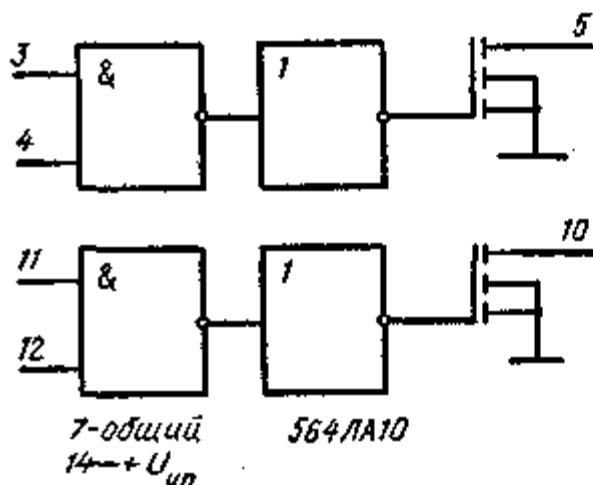


7-общий ; 14- $+U_{up}$;
К561ЛА9, 564ЛА9,
Н564ЛА9,
КР1561ЛА9

Рис. 3.13. Микросхемы типа ЛА7

Рис. 3.14. Микросхемы типа ЛА8

Рис. 3.15. Микросхемы типа ЛА9



7-общий
14- $+U_{up}$
564ЛА10

Рис. 3.16. Микросхемы типа ЛА10

транзистор с каналом *n*-типа, сток которого соединен с выходом логического элемента. Эта ИС называется логическим элементом с открытым стоком (по аналогии с ТТЛ ИС с открытым коллектором). Она может использоваться для подключения любой нагрузки с номинальным током 16...34 мА (при $U_{в.п.} = 5...10$ В), например светодиодов для индикации состояния логической схемы. Учитывая, что ИС 564ЛА10 имеет дополнительный усилительный элемент, ее быстродействие несколько ниже, чем у других ИС типа ЛА (см. табл. 3.2).

Микросхемы типа ЛЕ5, ЛЕ6, ЛЕ10 выполняют логическую функцию *t* ИЛИ-НЕ, где *t* — количество входов. Реализация ее обеспечивается последовательным соединением *t* МДП-транзисторов с каналом *p*-типа и параллельным соединением *t* МДП-

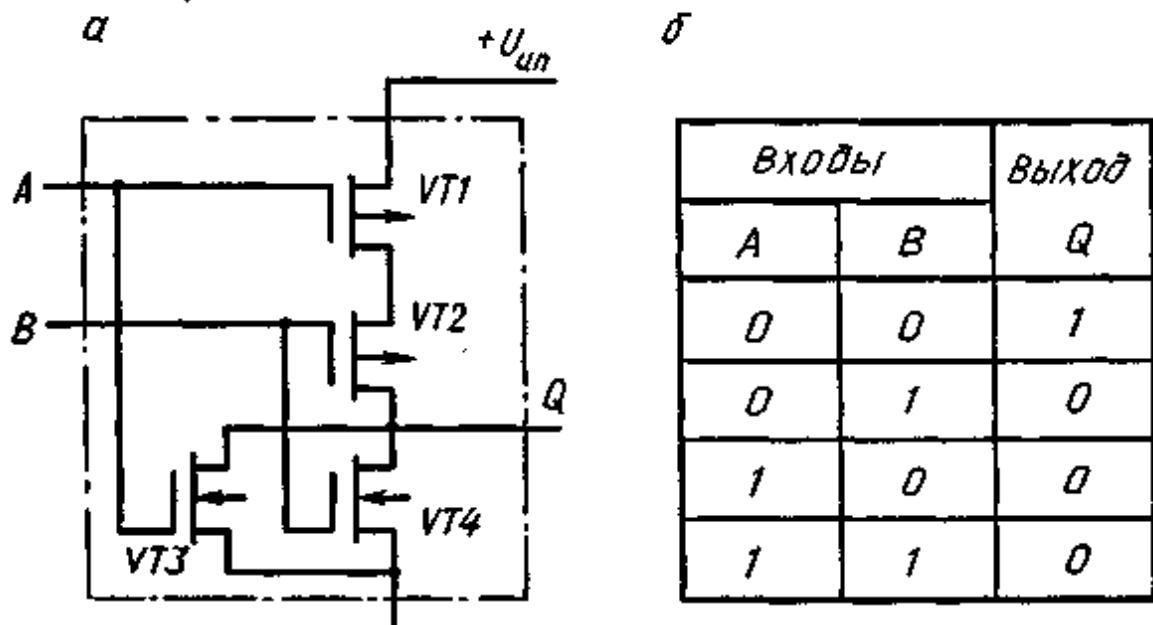


Рис. 3.17. Принцип реализации КМДП ИС типа ЛЕ:
а — двухвходовый элемент ИЛИ; б — таблица состояний схемы

транзисторов с каналом *n*-типа. На рис. 3.17 приведена принципиальная электрическая схема и таблица состояний логического элемента 2ИЛИ-НЕ, являющегося одним из элементов ИС ЛЕ5. Этот тип элементов также имеет более высокий уровень $U_{\text{вых}}^0$ и более низкий уровень $U_{\text{вых}}^1$, по сравнению с простейшим КМДП-инвертором. Чтобы величина $U_{\text{вых}}$ не была ниже предельно допустимого уровня, ширина каналов МДП-транзисторов с каналом *p*-типа (по схеме рис. 3.17 VT1 и VT2) больше в *m* раз, чем у МДП-транзисторов с каналом *n*-типа.

Каждая из микросхем типа ЛЕ содержит от 2 до 4 логических элементов *m* ИЛИ-НЕ. Количество элементов в корпусе определяется количеством выводов. Цоколевки и условные обозначения ИС типа ЛЕ приведены на рис. 3.18...3.20.

Микросхема типа K176ЛИ1 содержит логический элемент 9И и инвертор. Условное обозначение и цоколевка приведены на рис. 3.21. Реализация элементов И обеспечивается с помощью элемента *m* И-НЕ с добавлением инвертора на выходе.

Микросхема KP 156ЛИ2 содержит четыре логических элемента 2И, реализуемые, как и в предыдущей ИС, инвертированием выходного сигнала элемента 2И-НЕ. Условное обозначение ИС и ее цоколевка изображены на рис. 3.22.

Микросхемы K561ЛН1, 564ЛН1, Н564ЛН1 содержат шесть стробируемых инверторов. Структурная схема ИС приведена на рис. 3.23. Каждый инвертор (точнее, элемент 2ИЛИ-НЕ) имеет вход D_n и выход Q_n . Кроме этого на вторые входы всех шести инверторов от общего входа С подается разрешающий сигнал с активным (разрешающим) низким уровнем. Высокий уровень на входе С запрещает передачу сигнала со входов, а на всех выходах устанавливается низкий уровень.

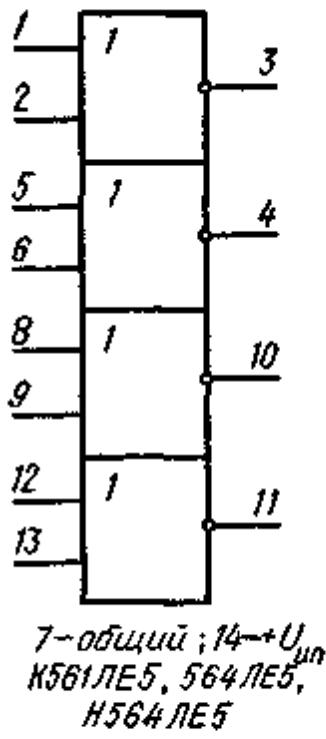


Рис. 3.18. Микро-схемы типа ЛЕ5

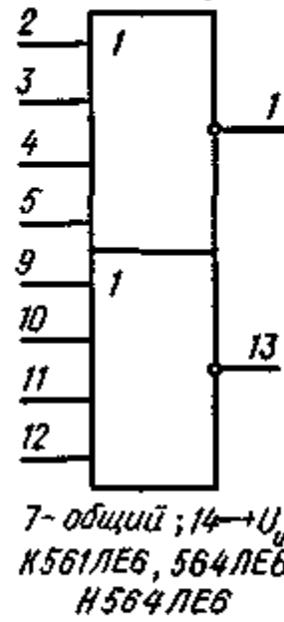


Рис. 3.19. Микро-схемы типа ЛЕ6

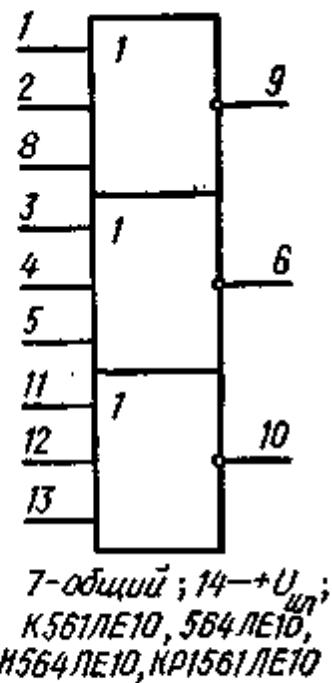


Рис. 3.20. Микро-схемы типа ЛЕ10

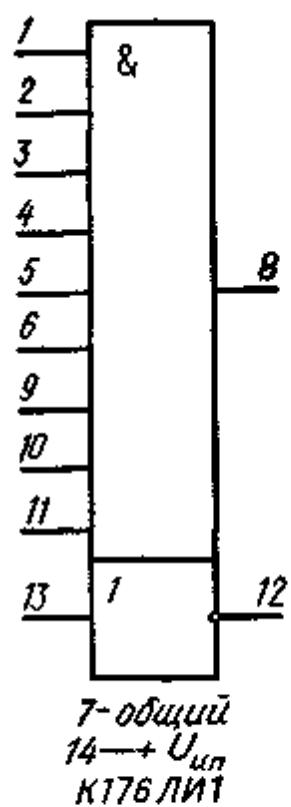


Рис. 3.21. Микро-схемы типа ЛИ1

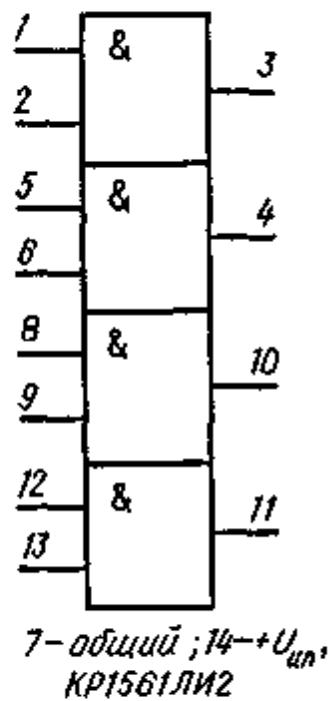


Рис. 3.22. Микро-схемы типа ЛИ2

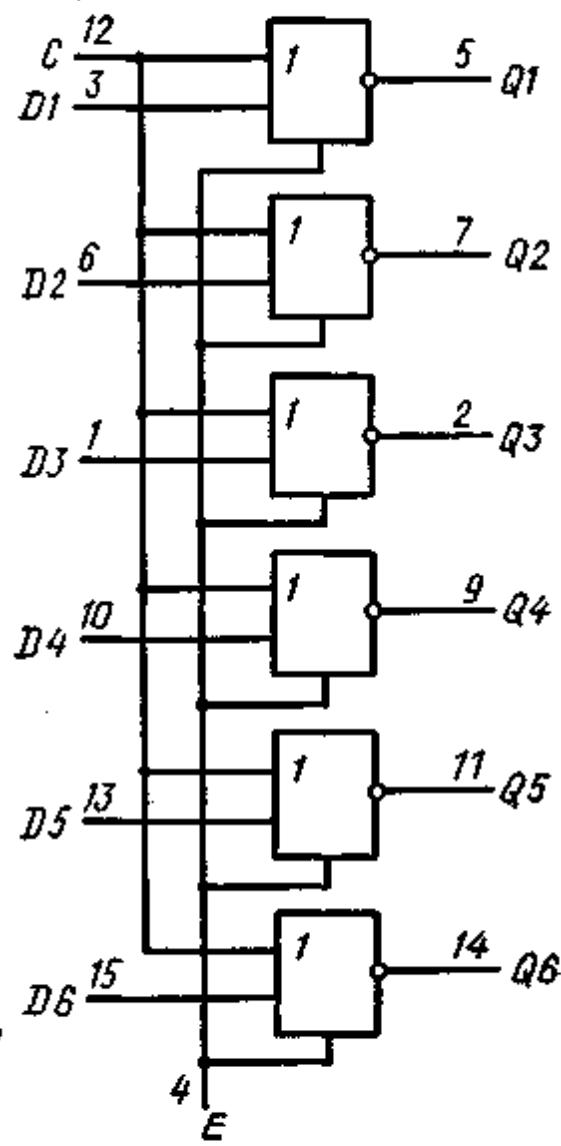


Рис. 3.23. Структура ИС типа ЛНИ

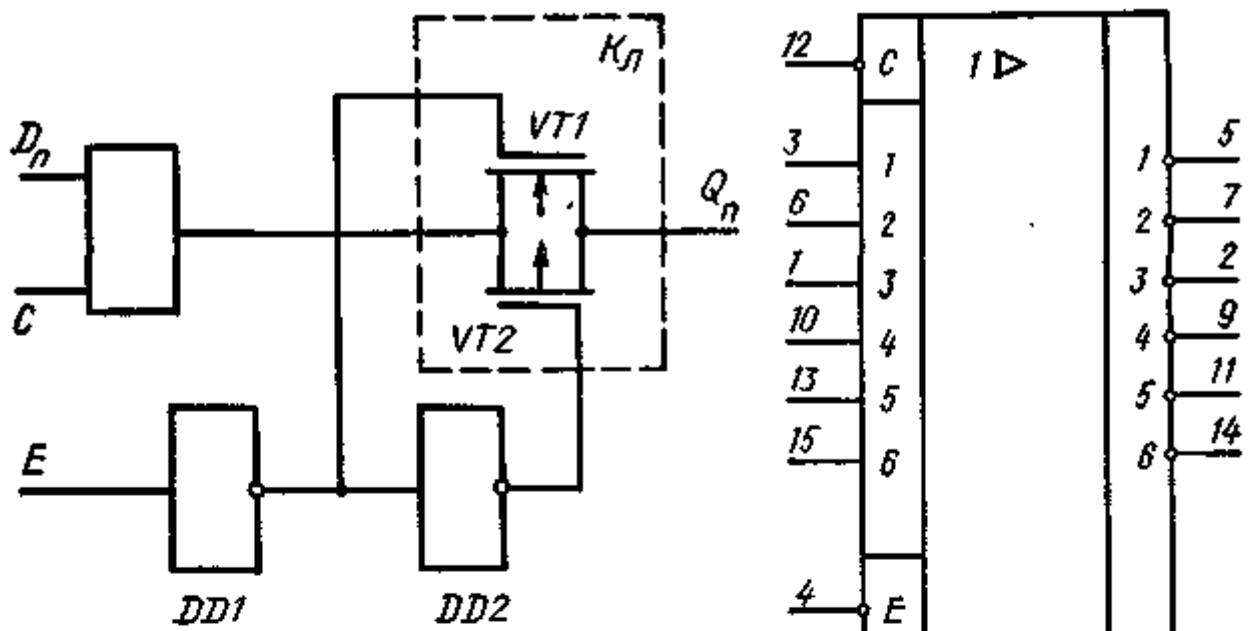


Рис. 3.24. Принципиальная схема одного элемента ИС типа ЛН1

Рис. 3.25. Условное обозначение ИС типа ЛН1

8 - общий; 16 - +U_{up};
4 - блокировка;
12 - запрет;
K561ЛН1, 564ЛН1,
H564ЛН1

Второй общий вход управления E — разрешение по выходу. При высоком уровне на входе E все выходные ключи приводятся в состояние разомкнуто (сопротивление закрытых выходных ключей порядка 10 мОм). Наличие выходных ключей упрощает работы выходов на шину данных. Принципиальная схема одного канала ЛН1 приведена на рис. 3.24. Собственно ключ Кл состоит из МДП-транзисторов $VT1$ и $VT2$, на затворы которых подаются противофазные сигналы управления от инверторов $DD1$ и $DD2$. Инверторы, общие для всех каналов, управляются входным сигналом E . Условное обозначение ИС типа ЛН1 приведено на рис. 3.25.

Данные ИС могут использоваться в качестве преобразователя уровня сигналов от ИС КМДП к ИС ТТЛ.

Микросхемы 561ЛН2, К561ЛН2, 564ЛН2, Н564ЛН2 содержат шесть буферных инверторов. Условное обозначение ИС и ее цоколевка изображены на рис. 3.26. Для ИС необходимо лишь одно напряжение питания, поэтому она удобна как преобразователь уровней сигналов от КМДП ИС к ТТЛ ИС.

Микросхема К176ЛП1 — многоцелевая. Она содержит набор КМДП-транзисторов: три *p*- и три *n*-канальных. С ее помощью можно реализовать как цифровые, так и аналоговые узлы. Принципиальная схема ИС и распайка ее выводов изображены на рис. 3.27. Параллельное включение *p*- или *n*-канальных транзисторов обеспечивает простое наращивание по выходному току.

Микросхемы К561ЛП2, 564ЛП2, Н564ЛП2 содержат по четыре элемента, исключающие ИЛИ. Принципиальная схема одного канала ИС приведена на рис. 3.28. Здесь кроме трех

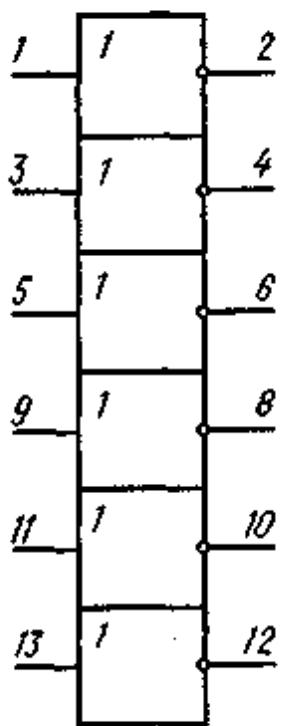
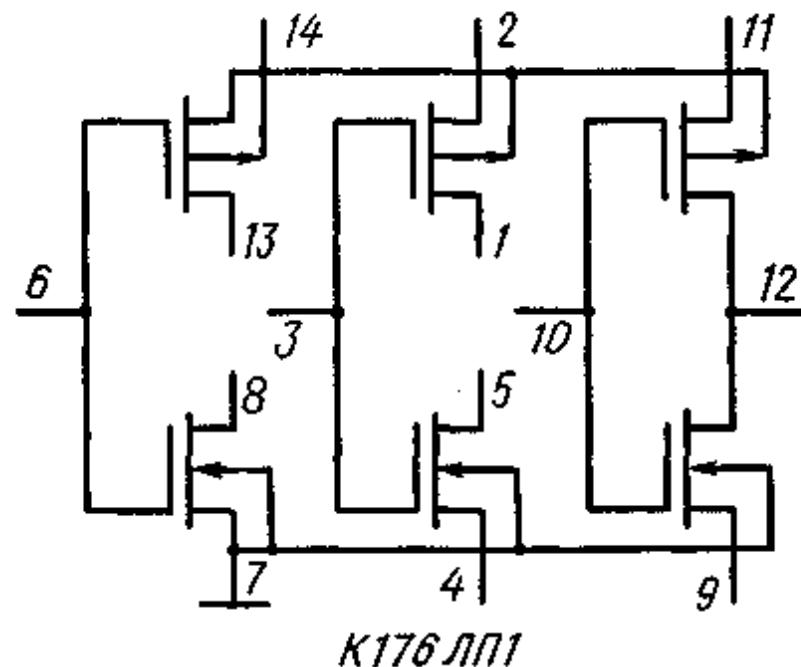


Рис. 3.26. Микросхемы типа ЛН2



K176LP1

Рис. 3.27. Принципиальная схема К176ЛП1

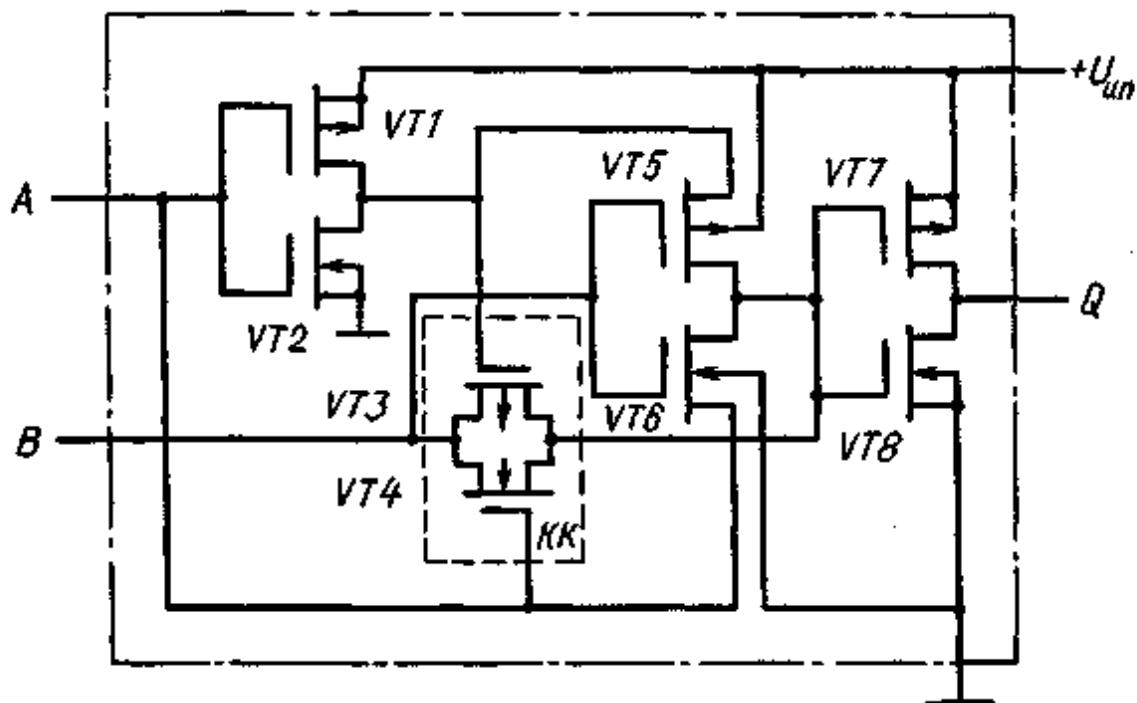


Рис. 3.28. Принципиальная схема элемента «исключающее ИЛИ»

КМДП-инверторов применен ключ коммутации КК. Высокий уровень на выходе Q появляется только в том случае, если один из входных уровней A и B высокий. Если оба уровня A и B низкие или высокие, на выходе Q будет низкий уровень. Условное обозначение и цоколевка ИС ЛП2 изображены на рис. 3.29.

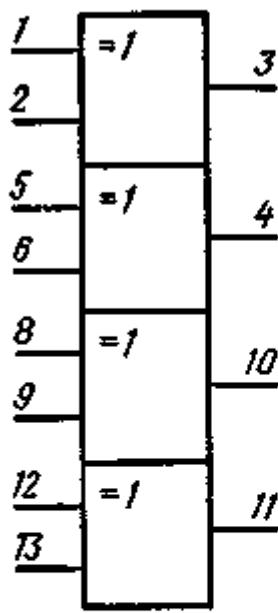


Рис. 3.29. Микросхемы типа ЛП2
K561ЛП2, 564ЛП2
Н564ЛП2

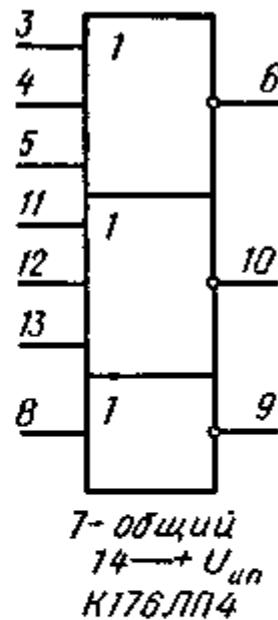


Рис. 3.30. Микросхема типа ЛП4
K176ЛП4

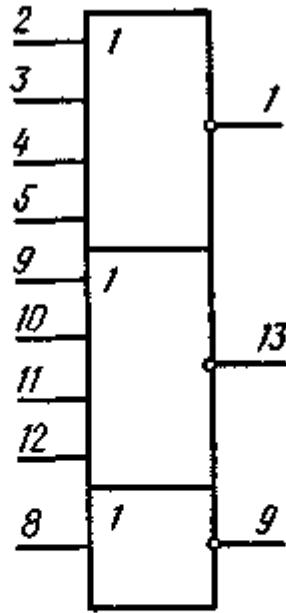


Рис. 3.31. Микросхема типа ЛП11
K176ЛП11

Рис. 3.30. Микросхема типа ЛП4
K176ЛП4

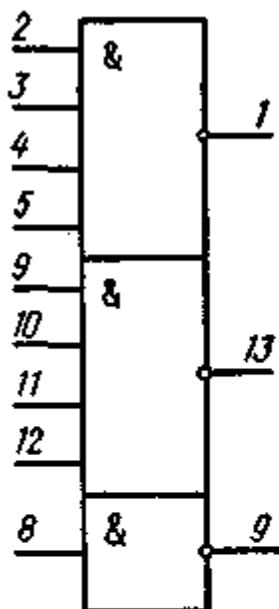
Микросхема K176ЛП4 содержит два логических элемента ЗИЛИ-НЕ и один инвертор. Условное обозначение ее приведено на рис. 3.30. Принцип построения ЗИЛИ-НЕ соответствует рис. 3.17.

Микросхема K176ЛП11 содержит два логических элемента 4ИЛИ-НЕ и один инвертор. Условное обозначение ИС приведено на рис. 3.31, а принцип построения логических элементов соответствует рис. 3.17.

Микросхема K176ЛП12 содержит два элемента 4И-НЕ и один инвертор. Ее условное обозначение и цоколевка приведены на рис. 3.32, а принцип построения логических элементов соответствует рис. 3.12.

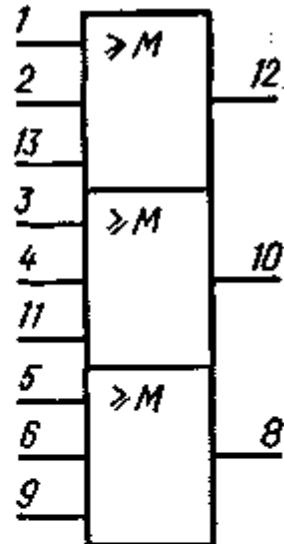
Микросхемы 561ЛП13, K561ЛП13, 564ЛП13 содержат три трехходовых мажоритарных логических элемента. Высокий уровень на выходе мажоритарного элемента появляется, если на его любых входах присутствуют два или три высоких уровня. Во всех остальных случаях на выходе — низкий уровень. Условное обозначение ИС и ее цоколевка приведены на рис. 3.33.

Микросхемы K176ЛС1, 564ЛС1 содержат по три отдельных элемента 2И + 2И + 2И — ЗИЛИ. Условное обозначение ИС приведено на рис. 3.34, а. Принцип функционирования одного логического элемента поясняет таблица состояний, приведенная на рис. 3.34, б. Следует обратить внимание на то, что часть входов элементов 2И имеет инверсное включение. Например, на выходе 13 верхнего по схеме элемента 2И высокий уровень установится, если на входе 1 (A) будет низкий уровень, а на входе 3 (B) — высокий уровень.



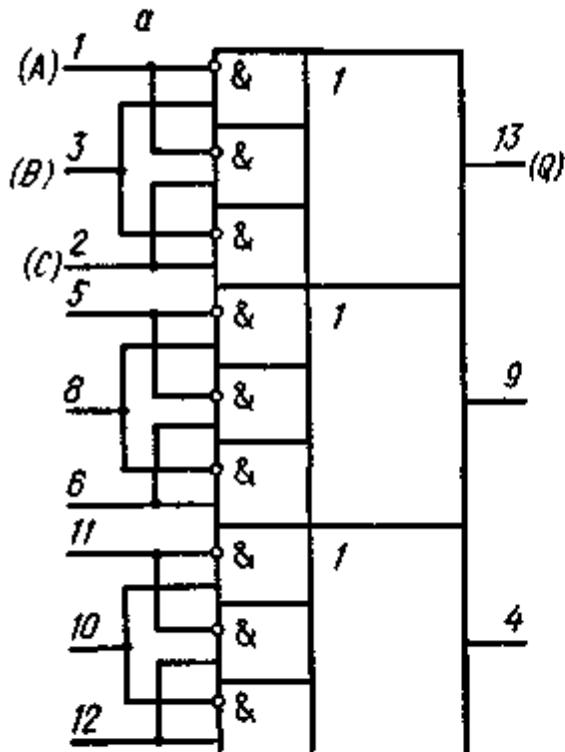
7-общий
14— $+U_{up}$
K176ЛП12

Рис. 3.32. Микросхема типа ЛП12



7-общий; 14— $+U_{up}$;
561ЛП13, К561ЛП13,
564ЛП13

Рис. 3.33. Микросхемы типа ЛП13



7-общий; 14— $+U_{up}$;
564ЛС1

A	B	C	Q
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	0

Рис. 3.34. Микросхема типа ЛС1:
а — условное обозначение;
б — таблица состояний

Микросхемы K561ЛС2, 564ЛС2, Н564ЛС2 содержат четыре логических элемента 2И + 2И — 2ИЛИ с общими входными цепями. Структурная схема ИС приведена на рис. 3.35, а. Принципиальная схема одного логического элемента приведена на рис. 3.35, б, условное обозначение — на рис. 3.36. Эту ИС можно отнести к цифровым мультиплексорам или двухканальным цифровым коммутаторам с цепями управления VX и VY . Поэтому данные ИС могут иметь и другое условное обозначение, которое приведено на рис. 3.37.

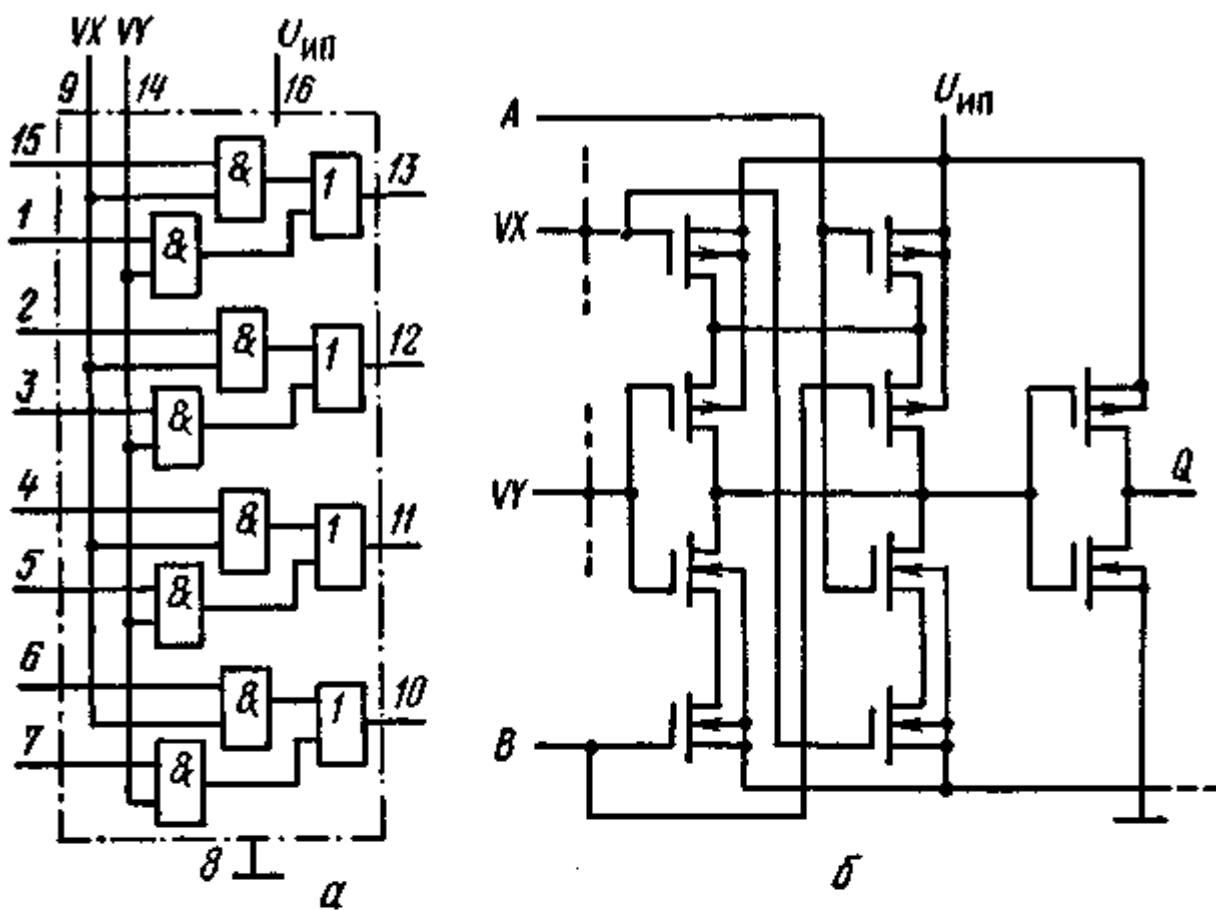
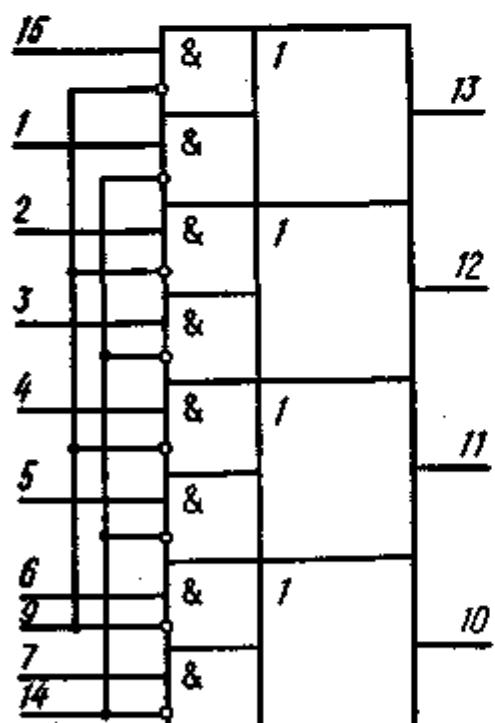
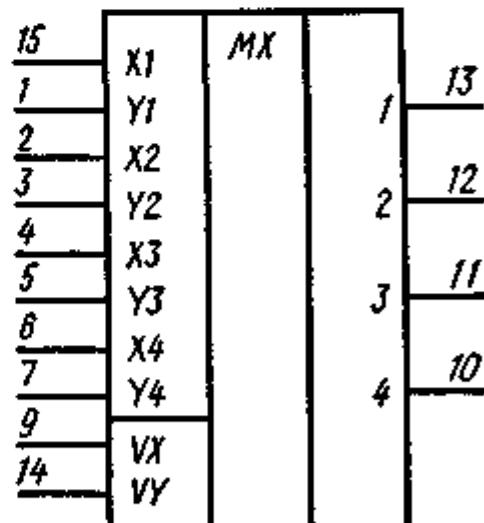


Рис. 3.35. Микросхема типа ЛС2:
а — структурная схема; б — принципиальная схема одного элемента



8-общий ; 16— $+ U_{ин}$;
К561ЛС2, Н564ЛС2,
564ЛС2

Рис. 3.36. Первый вариант ус-
ловного обозначения ИС типа
ЛС2



8-общий, 16— $+ U_{ин}$
К561ЛС2, 564ЛС2,
Н564ЛС2

Рис. 3.37. Второй вариант
условного обозначения ИС
типа ЛС2

Таблица 3.2. Основные параметры логических элементов